

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-293164

(43)Date of publication of application : 05.11.1996

(51)Int.Cl.

G11B 20/14

G11B 20/18

G11B 20/18

(21)Application number : 07-095133

(71)Applicant : FUJITSU LTD

(22)Date of filing : 20.04.1995

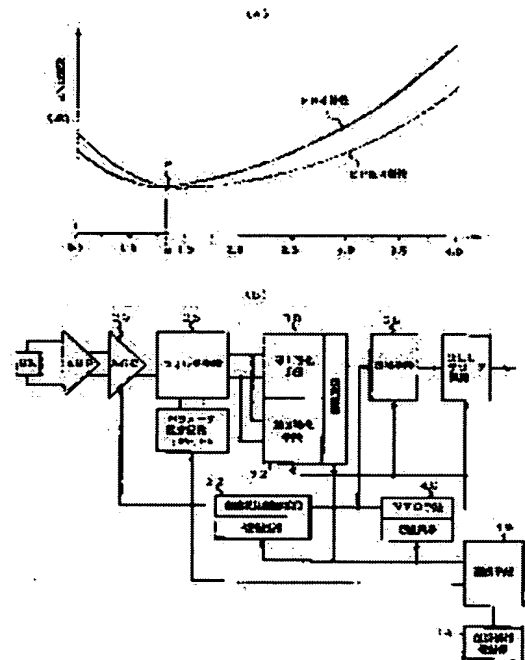
(72)Inventor : TAKAHASHI TAKESHI

## (54) REPRODUCING DEVICE

## (57)Abstract:

PURPOSE: To obtain a better reliability by improving an error rate for the speeding-up and high densification.

CONSTITUTION: This device is provided with a first equalizing means 30 of a partial response method (for example, PR4) and a second equalizing means 32 of an extended partial response method (for example, EPR4). And after a selection means 34 changes over the error rate to be lower and equalizes it, a decoding means 36 decodes a read data by means of a maximum likely hood detection.



## LEGAL STATUS

[Date of request for examination]

08.03.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3483064

[Date of registration]

17.10.2003

[Number of appeal against examine]

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-293164

(43) 公開日 平成8年(1996)11月5日

(51) Int. Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所		
G11B 20/14	341	9463-5D	G11B 20/14	341	B	
20/18	534	9558-5D	20/18	534	A	
	570	9558-5D		570	F	

審査請求 未請求 請求項の数15 ○ L (全17頁)

(21) 出願番号 特願平7-95133

(22) 出願日 平成7年(1995)4月20日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番1号

(72) 発明者 高橋 剛

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

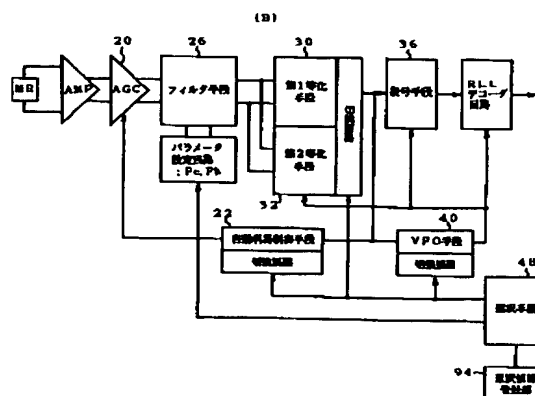
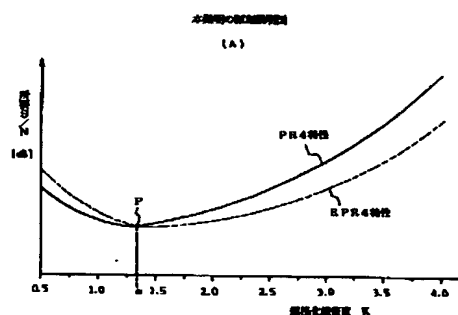
(74) 代理人 弁理士 竹内 進 (外1名)

(54) 【発明の名称】 再生装置

(57) 【要約】

【目的】 高速化と高密度化に対しエラーレートを良くして信頼性を向上させる。

【構成】 パーシャル・レスポンス方式 (例えばPR4) の第1等化手段30と、拡張パーシャル・レスポンス方式 (例えばEPR4) の第2等化手段30を設け、選択手段34によりエラーレートが低くなる方に切り換えて等化した後に、復号手段36で最尤検出によりリードデータを復号する。



## 【特許請求の範囲】

【請求項 1】ヘッドにより記憶媒体から読み取った読取信号が入力され、前記読取信号を等化する複数の等化手段と、

前記読取信号の復調に最適な等化手段を選択する選択手段と、

前記選択手段により選択された等化手段から出力された等化信号に基づいて前記記憶媒体の情報を復号する復号手段と、を備えてなることを特徴とする再生装置。

【請求項 2】ヘッドにより記憶媒体から読み取った読取信号が入力され、前記読取信号を等化するパーシャル・レスポンス方式の第 1 等化手段および拡張パーシャル・レスポンス方式の第 2 等化手段と、

前記読取信号の復調に最適な等化手段を選択する選択手段と、

前記選択手段により選択された等化手段から出力された等化信号に基づいて前記記憶媒体の情報を復号する復号手段と、を備えてなることを特徴とする再生装置。

【請求項 3】請求項 2 記載の再生装置に於いて、前記選択手段は、各ヘッド毎にシリンダアドレスで分割された前記第 1 等化手段又は第 2 等化手段の選択情報を登録した選択情報格納部を有し、リードアクセスで与えられたヘッド番号及びシリンダアドレスにより前記登録した選択情報を参照して第 1 又は第 2 等化手段を選択することを特徴とする再生装置。

【請求項 4】請求項 3 記載の再生装置に於いて、前記選択情報登録部は、ヘッドによる孤立波形読取信号の半値幅に基づいて前記各等化手段の選択情報を格納したことを特徴とする再生装置。

【請求項 5】請求項 3 記載の再生装置に於いて、前記選択情報登録部は、前記ヘッドによる孤立波形読取信号の半値幅をサンプリング周期で割った正規化線密度に基づいて前記各等化手段の選択情報を格納したことを特徴とする再生装置。

【請求項 6】請求項 3 記載の再生装置に於いて、前記選択情報登録部は、前記読取信号のサンプリング周期が全シリンダアドレスで一定の場合、前記正規化線密度が規定値以下となるアウト側側に前記第 1 等化手段の選択情報を格納し、前記正規化線密度が前記規定値を上回るイン側側に前記第 2 等化手段の選択情報を格納したことを特徴とする再生装置。

【請求項 7】請求項 3 記載の再生装置に於いて、前記選択情報登録部は、読取信号のサンプリング周期がアウト側からイン側に向かって複数に分割したシリンダゾーン毎に順次増加する場合、各シリンダゾーンで得られた孤立波形の半値幅をゾーン固有のサンプリング周期で割った正規化線密度が規定値以下の時は前記第 1 等化手段の選択情報を格納し、前記規定値を上回った時は前記第 2 等化手段の選択情報を格納したことを特徴とする再生装置。

【請求項 8】請求項 2 記載の再生装置に於いて、前記第 1 等化手段及び第 2 等化手段の前段に事前等化を行うフィルタ回路を有し、前記選択手段は、前記第 1 等化手段又は第 2 等化手段の選択に応じて前記フィルタ回路のフィルタ定数を切り換えることを特徴とする再生装置。

【請求項 9】請求項 8 記載の再生装置に於いて、前記選択手段は、第 1 等化手段又は第 2 等化手段の選択に応じて、前記フィルタ回路のカットオフ周波数とブーストを切り換えることを特徴とする再生装置。

【請求項 10】請求項 2 記載の再生装置に於いて、前記第 1 等化手段及び第 2 等化手段の前段に設けた可変利得増幅回路の利得を制御する自動利得制御回路を有し、前記選択手段は、前記第 1 等化手段又は第 2 等化手段の選択に応じて、前記自動利得制御回路により一定レベルに保つ等化済み読取信号のサンプリング点を切り換えることを特徴とする再生装置。

【請求項 11】請求項 2 記載の再生装置に於いて、等化済み読取信号からタイミング用のクロック信号を生成するタイミング制御回路を有し、前記選択手段は、前記第 1 等化手段又は第 2 等化手段の選択に応じて、前記読取信号のタイミング抽出点を切り換えることを特徴とする再生装置。

【請求項 12】請求項 2 記載の再生装置に於いて、前記第 1 等化手段を選択した読出動作でエラーが発生した場合は、第 2 等化手段の選択に切換えてリトライすることを特徴とする再生装置。

【請求項 13】請求項 2 記載の再生装置に於いて、前記第 2 等化手段を選択した読出動作でエラーが発生した場合は、第 1 等化手段の選択に切換えてリトライすることを特徴とする再生装置。

【請求項 14】請求項 2 記載の再生装置に於いて、前記ヘッドとして磁気抵抗素子を使用したことを特徴とする再生装置。

【請求項 15】ヘッドにより記憶媒体から読み取った読取信号が入力され、前記読取信号を等化する拡張パーシャル・レスポンス方式の第 3 等化手段および二重拡張パーシャル・レスポンス方式の第 3 等化手段と、

前記読取信号の復調に最適な等化手段を選択する選択手段と、

前記選択手段により選択された等化手段から出力された等化信号に基づいて前記記憶媒体の情報を復号する復号手段と、を備えてなることを特徴とする再生装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、パーシャル・レスポンス最尤検出を用いてヘッド読取信号の復調する再生装置に関し、特に、パーシャル・レスポンス・クラス 4 の復調回路と拡張パーシャル・レスポンス・クラス 4 の復調回路を備えた磁気ディスク装置等の再生装置に関する。

【0002】近年、コンピュータの高速化と小型化が進

んでおり、コンピュータの外部記憶装置の主流を占める、磁気ディスク装置においても、同様に、高速化と小型化の要求が強まっている。この要求を受けて磁気ディスク装置の高速化と小型化を実現するため、高速転送を実現する L S I の開発、高記録密度を達成するためのヘッドと磁気ディスク媒体の開発と改良が種々なされている。

【0003】このような磁気ディスク装置の高速転送と高密度記録を達成するための手法として、近年、リードデータの復調回路にパースナル・レスポンス方式が開発され、採用され始めているが、更に高速転送と高密度記録のための改良が必要とされてきている。

【0004】

【従来の技術】従来、磁気ディスク装置の復調回路として、ピーク検出回路を採用している。しかし、近年、回路の高速化と磁気ディスク媒体の高密度化が進んだため、ピーク検出の復調回路は限界に来ており、最近、パースナル・レスポンス・クラス 4 最尤検出（以下「PR 4 ML」という：Partial Response Class 4 Maximum Likelihood）が使用され始めている。

【0005】しかし、PR 4 ML 復調回路も磁気ディスク媒体の高密度化が更に進むと、最尤復号により一定のビット誤り率（エラーレート）を得るために必要な所要 S/N 比を更に下げようとしても、限界がある。この PR 4 ML 復調回路の性能を更に改善するものとして、拡張パースナル・レスポンス・クラス 4 最尤検出（以下「EPR 4 ML」という：Extended Partial Response Class 4 Maximum Likelihood）が考え出されている。

【0006】

【発明が解決しようとする課題】しかしながら、現状の磁気ディスク装置について、PR 4 ML 復調回路と EPR 4 ML 復調回路を比較した場合、必ずしも EPR 4 ML 復調回路のエラーレートが低くなるというのではなく、ヘッドやシリンダアドレスによって、PR 4 ML 復調回路の方がエラーレートが低くなる場合があった。

【0007】例えば書込クロック周波数を全シリンダアドレスで一定とした定角速度記録（CAVR；Constant Angular Velocity Recording）の場合、周速度の高いアウトター側では PR 4 ML 復調回路の方がエラーレートが低くなり、また周速度が低くなるインナー側では EPR 4 ML 復調回路の方がエラーレートが低くなることが判っている。

【0008】またシリンダをゾーン分割し、ゾーン固有の書込クロック周波数を使用した定密度記録（CDR；Constant Density Recording）の場合には、周速度の高いアウトター側では EPR 4 ML 復調回路の方がエラーレートが高い傾向にあり、周速度の低いインナー側では、PR 4 ML 復調回路の方がエラーレートが低くなる。本発明は、このような背景に基づいて成されたもので、ヘッドやシリンダアドレスによってパースナル・レスポンス最尤復調回路（PRML）と拡張パースナル・レスポ

ンス最尤復調回路（EPRML）とで間にエラーレートの違いが出ることに着目し、復調回路に PRML 復調回路と EPRML 復調回路の両方を設けて選択することで、高速化と高密度化に対しエラーレートを更に改善して信頼性を向上させた再生装置を提供することを目的とする。

【0009】

【課題を解決するための手段】図 1 は本発明の原理説明図である。まず本願発明者は、例えば PR 4 ML 復調回路と EPR 4 ML 復調回路におけるエラーレートの相違が、ヘッドの読取波形の特性に依存しているものと判断し、ヘッド読取波形の特性として、孤立波形の半値幅 W50 と読取信号のサンプリング周期 T との比で定義される規格化線密度 K によって、最尤復号により一定のビット誤り率（エラーレート）を得るために必要な所要 S/N 比 [dB] を考察した。

【0010】規格化線密度 K は、孤立波形の振幅半値幅を W50、信号サンプリング周期を T とすると、

$K = W50 / T$

で与えられる。図 1 (A) は、規格化線密度 K に対する所要 S/N 比の関係であり、 $K = 1.3$  付近の P 点を境に、規格化線密度 K が低い部分では PR 4 ML 復調回路の方が所要 S/N 比が低く、規格化線密度 K が高い部分では EPR 4 ML 復調回路の方が所要 S/N 比が低くなる逆転現象が確認できた。

【0011】そこで、本発明は、ヘッド番号及び又はシリンダアドレスに応じた孤立読取波形の振幅半値幅 W50 を測定して規格化線密度 K を求め、これを図 1 (A) の特性に適用することで、例えば PR 4 ML 復調回路と EPR 4 ML 復調回路の内、所要 S/N 比率の低くなる方、即ち低いエラーレートが得られる方に切り換えて復調することを特徴とする。

【0012】即ち本発明は、ヘッドにより記憶媒体から読み取った読取信号が入力され、読取信号を等化する複数の等化手段と、読取信号の復調に最適な等化手段を選択する選択手段と、選択手段により選択された等化手段から出力された等化信号に基づいて記憶媒体の情報を復号する復号手段とを備えてなることを基本とする。例えば複数の等化手段として、読取信号を等化するパースナル・レスポンス方式の第 1 等化手段と拡張パースナル・レスポンス方式の第 2 等化手段を設け、選択手段で読取信号の復調に最適な等化手段を選択し、選択手段により選択された等化手段から出力された等化信号に基づいて復号手段が記憶媒体の情報を復号することを特徴とする。

【0013】より具体的には、図 1 (B) のように、媒体とヘッドを備えた磁気変換系をパースナル・レスポンス・クラス 4（PR 4）の伝送系（伝送チャネル）と見做してヘッドからの読取信号を等化する第 1 等化手段 30 と、磁気記録系を拡張パースナル・レスポンス・クラ

ス4 (EPR4) の変換系と見做してヘッドからの読取信号を等化する第2等化手段32と、第1等化手段30と第2等化手段32の内、エラーレートが低くなる最適な方を選択する選択手段48と、選択手段48により選択された第1等化手段30又は第2等化手段32からの等化信号に基づいてリードデータを最尤検出により復元する復号手段16を備えたことを特徴とする。

【0014】ここで選択手段48は、ヘッド毎又はヘッドとシリンダアドレス毎に第1等化器30又は第2等化手段32の内の最適な方を選択する選択情報を登録した選択情報登録部94を有し、リードアクセスで与えられたヘッド番号により選択情報登録部94を参照して第1等化手段30又は第2等化手段32を選択する。この選択情報登録部94には、ヘッドによる孤立波形読取信号の半値幅に基づいて第1等化手段30又は第2等化手段32の選択情報PR4又はEPR4を格納する。更に具体的には、ヘッドによる孤立波形読取信号の半値幅 $W50$ をサンプリング周期 $T$ で割った正規化線密度 $K$ に基づいて第1等化手段30又は第2等化手段32の選択情報PR4又はEPR4を格納する。

【0015】また選択情報登録部94は、読取信号のサンプリング周期が全シリンダアドレスで一定となる定角速度記録(CAVR)の場合、正規化線密度 $K$ が規定値以下となるアウト側側に第1等化手段30の選択情報PR4を格納し、正規化線密度 $K$ が規定値を上回るイン側側に第2等化手段32の選択情報EPR4を格納する。更に、選択情報登録部94は、読取信号のサンプリング周期がアウト側からイン側側に向って複数に分割したシリンダゾーン毎に順次増加する定密度記録(CDR)の場合、各シリンダゾーンで得られた孤立波形の半値幅 $W50$ をゾーン固有のサンプリング周期 $T$ で割った正規化線密度 $K$ が規定値以下の時は第1等化手段30の選択情報PR4を格納し、正規化線密度 $K$ が規定値を上回った時は第2等化手段32の選択情報EPR4を格納する。

【0016】また本発明のディスク装置は、第1等化手段30及び第2等化手段32の前段に事前等化を行うフィルタ手段26を備える。この場合、選択手段48は、第1等化手段30又は第2等化手段32の選択に応じてフィルタ回路26のフィルタ定数、即ちカットオフ周波数 $F_c$ とブースト $F_b$ を切り換える。更にカットオフ周波数 $F_c$ とブースト $F_b$ は、ヘッド番号とシリンダアドレスによっても切り換えられる。

【0017】また本発明のディスク装置は、第1等化手段30及び第2等化手段32の前段に設けた自動利得増幅手段20の利得を制御する自動利得制御手段22を備える。この場合、選択手段48は、第1等化手段30又は第2等化手段32の選択に応じて、自動利得制御手段22により一定レベルに保つ等化済み読取信号のサンプリング点を切り換える。

【0018】また本発明のディスク装置は、等化済み読

取信号からタイミング用のクロック信号を生成するタイミング制御手段(VFO手段)40を備える。この場合、第1等化手段30又は第2等化手段32の選択に応じて、等化済み読取信号のタイミング抽出点を切り換える。また本発明のディスク装置はエラーリカバリーに好適であり、例えば第1等化手段30を選択した読出動作でエラーが発生した場合は、第2等化手段32の選択に切り換えてリトライする。また第2等化手段32を選択した読出動作でエラーが発生した場合は、第1等化手段30の選択に切り換えてリトライする。更に、本発明のディスク装置は、読取ヘッドを磁気抵抗素子を用いたMRヘッドを使用する。

【0019】更に、本発明のディスク装置は、媒体とヘッドを備えた磁気変換系を拡張パーシャル・レスポンス(例えばEPR4)の伝送系と見做してヘッドからの読取信号を等化する第2等化手段と、磁気変換系を二重拡張パーシャル・レスポンス(例えばEPR4)の伝送系と見做して読取ヘッドからの読取信号を等化する第3等化手段とを有し、選択手段でエラーレートが低くなる最適な等化手段の方に切り換えて復調するようにしてもよい。

【0020】

【作用】このような本発明のディスク装置によれば、例えばPR4等化手段とEPR4等化手段をもつ復調回路については、再生ヘッドの規格化線密度 $K$ の値によって所要 $S/N$ 比が逆転するという特性があることに着目し、リードアクセス時のヘッド番号とシリンダアドレスから、所要 $S/N$ 比が低くなる最適な方の等化手段を選択して復調することで、高いエラーレートを実現し、信頼性を向上することができる。

【0021】

【実施例】図2は本発明のディスク装置の一実施例を示したブロック図である。図2において、ヘッドIC回路16に対しては、この実施例にあっては4つの復号ヘッド10-1~10-4を接続している。複合型ヘッド10-1~10-4のそれぞれは、リードヘッドとして動作するMRヘッド12-1~12-4と、ライトヘッド14-1~14-4を有する。MRヘッド12-1~12-4は磁気抵抗素子を使用しており、ヘッドIC回路16により規定のセンス電流を流した状態で、ディスク媒体に記録された情報の呼出しを行う。ライトヘッド14-1~14-4は、インダクティブヘッドが使用されている。

【0022】ヘッドIC回路16は、MPU48からのヘッド切換信号により、ライト動作の際にはライトヘッド14-1~14-4のいずれか1つを選択してディスク媒体に対する書込みを行い、またリード動作の際にはMRヘッド12-1~12-4のいずれか1つを選択してディスク媒体からの読取信号を出力する。リード系の復調回路は、固定利得増幅器18、自動利得制御増幅器

20、低域通過フィルタ26を備える。自動利得制御増幅器20は自動利得制御回路22により利得制御される。低域通過フィルタ26に対してはパラメータ設定回路28が設けられ、フィルタ定数としてカットオフ周波数 $F_c$ とブースト $F_b$ を設定して最適なフィルタ特性に調整できる。

【0023】低域通過フィルタ26に続いては、パシシャル・レスポンス・クラス4最尤検出に使用されるPR4等化器(第1等化手段)30と、拡張パシシャル・レスポンス・クラス4最尤検出の等化に使用されるEPR4等化器(第2等化手段)32が設けられる。ここでヘッドおよび磁気ディスク媒体を含んだ磁気記録系における変換多項式は、

$$h(D) = (1-D)(1+D)^2$$

で表わされるパシシャル・レスポンス系と見做すことができる。このパシシャル・レスポンス系は、線密度が大きくなるにつれて $m$ も大きくなり、 $m=1$ とした場合のパシシャル・レスポンス系をパシシャル・レスポンス・クラス4といい、 $m=2$ とした場合のパシシャル・レスポンス系を拡張パシシャル・レスポンス・クラス4と呼んでいる。

【0024】以下の説明で、パシシャル・レスポンス・クラス4はPR4といい、拡張パシシャル・レスポンス・クラス4はEPR4という。 $m=1$ となるPR4の変換多項式は、

$$h(D) = (1-D)(1+D)$$

であり、PR4等化器30は、この変換多項式の $(1+D)$ の符号間干渉分を除去し、 $(1-D)$ のパシシャル・レスポンス系の折り畳み符号と見做して、続いて設けられた最尤検出回路36により $(1-D)$ パシシャル・レスポンスの最尤ビタビ検出に従ったリードデータの復元を行う。

【0025】一方、 $m=2$ としたEPR4の変換多項式は、

$$h(D) = (1-D)(1+D)^2$$

となる。そこでEPR4等化器32にあっては、この変換多項式の $(1+D)^2$ の波形等化を行う。その結果、等化済みの読取信号はPR4等化器30の場合と同様、

$(1-D)$ のパシシャル・レスポンス系となり、全く同じ $(1-D)$ のパシシャル・レスポンス系の最尤ビタビ検出によりリードデータを復元することができる。

【0026】このPR4等化器30およびEPR4等化器32としては、AD変換器と自動イコライザ回路の組合せで構成される。自動イコライザ回路としては、外部からタップ係数を制御可能なトランスバーサルフィルタが使用される。PR4等化器30とEPR4等化器32に続いては、切換回路34が設けられる。切換回路34は、選択手段としてのMPU48からの選択指示に基づいて、そのときの読取信号の復調によるエラーレートが低くなる方の等化器を使用するように切り換える。切

換回路34で切り換えられたPR4等化器30またはEPR4等化器32の等化出力は、復号手段としての最尤検出回路36に与えられる。

【0027】最尤検出回路36は、磁気変換系を $(1-D)$ のパシシャル・レスポンス系と見做したときの折り畳み符号を対象に最尤ビタビアルゴリズムに従ってヒットデータを復調する。この最尤ビタビアルゴリズムによる復号としては、アドコンペアセレクトによる検出や、ダイナミックスレッシュヨルドによる検出が知られている。

【0028】最尤検出回路36に続いては、RLLデコーダ回路38が設けられる。RLLデコーダ回路38は、ライト系の変調回路側に設けたRLLエンコーダ回路52に対応する。この実施例にあっては、RLL符号として例えば $(0, 4; 8, 9; 1)$ 符号を使用している。ここでRLL符号は、系列Xを系列Yに変換したときのビット情報0の最小ランを $d$ 、最大ランを $k$ で表わすことにより、通常 $(d, k)$ 符号と呼んでいる。これを更に一般化すると、系列Xを $n \times i$ ビットずつ、データ語と呼ばれる単位にブロック化し、このデータ語を所定の符号化規則に従って $n \times i$ シンボルの符号語に変換する。

【0029】このとき $i=1$ としたものを固定長符号、 $i$ が複数個選べる時つまり $i \geq 1$ で $i_{\max} = R$ として変換したものを可変長符号という。このブロック化された符号いわゆるブロック符号は、一般に

$$(d, k; m, n; r)$$

と表現することができる。

【0030】このようなRLL符号としては、図2の実施例で使用した $(0, 4; 8, 9; 4)$ 符号いわゆる8/9RLL符号以外に、1/7RLL符号や2/7RLL符号がよく知られている。1/7RLL符号は、一般系で表わすと $(1, 7; 2, 3; 4)$ 符号であり、また2/7RLL符号は $(2, 7; 1, 2; 4)$ 符号となる。

【0031】更にリード系の復調回路部には、タイミング制御のためのクロックパルスを発生するタイミング制御回路としてのVFO回路40が設けられる。VFO回路40には切換回路34を介してPR4等化器30またはEPR4等化器32による等化済みの読取信号が入力され、等化済み読取波形の予め定められたサンプリングポイントを基準にクロック周波数のPLL制御を行っている。

【0032】このVFO回路40の制御に使用される等化済み読取波形のサンプリングポイントは、PR4等化器30を選択した場合とEPR4等化器32を選択した場合とで異なり、この切換はMPU48からの切換指示を受けた切換回路42によって行われる。このPR4等化器30とEPR等化器32の切換に伴う制御パラメータの変更は、自動利得制御回路22についてもMP

U48からの切換指示を受けた切換回路24によって行われる。自動利得制御回路22には切換回路34を介してPR4等化器30またはEPR4等化器32による等化済み読取信号が入力され、等化済み読取波形の所定のサンプリングポイントを規定のAGCレベルとなるように自動利得制御増幅器20に対する利得制御を行う。

【0033】自動利得制御回路22における等化済み読取波形の制御ポイントも、PR4等化器30を選択した場合とEPR4等化器32を選択した場合とは異なり、切換回路24で自動利得調整の制御ポイントを切り換えている。RLLEンコーダ回路38は、最尤検出回路36から出力されたビットデータをRLLE符号の逆変換によりNRZデータに変換した後、シリアル/パラレル変換回路44を通してパラレルNRZデータとして上位装置に転送する。またシリアル/パラレル変換回路44は、ライト動作の際に上位装置から転送されてきたパラレルNRZデータをシリアルNRZデータに変換し、ライト系の変調回路部に出力する。

【0034】このライト系の変調回路部は、RLLEンコーダ回路52、プリコーダ回路54、ライトプリコンペンセート回路56、ライトFF回路58およびドライバ回路60で構成される。RLLEンコーダ回路52は、入力したNRZデータを、この実施例にあっては所謂RLLE8/9符号に変換し、プリコーダ回路54で $1/(1+D)$ 変換を行い、ライトプリコンペンセート回路56で書込補償を行った後、ライトFF回路58およびドライバ回路60を通して、そのときヘッドIC回路16で選択されているライトヘッド14-1~14-4のいずれか1つによって磁気ディスク媒体への書込みを行う。

【0035】MPU48は、上位装置からアクセスコマンドを受信して解読し、ライト動作またはリード動作を行う。リード動作の際には、アクセスコマンドで指定されたヘッド番号HHとシリンダアドレスCCに基づいて、メモリ50に予め準備されているPR4等化器30とEPR4等化器32を切り換えるための選択情報を参照し、切換回路34により、いずれか一方の等化器出力を最尤検出回路36に出力するようになる。

【0036】このPR4等化器30またはEPR4等化器32の選択情報に基づき、同時に切換回路24により自動利得制御回路22における制御ポイントの切換えおよびVFO回路40における切換回路42によるタイミング抽出点の切換えも同時に行う。図3は、図2のMPU48のプログラム制御により実現されるPR4等化器30とEPR4等化器32の内の最適に等化ができる方を選択する選択手段の機能を示した機能ブロック図である。

【0037】図3において、アクセスレジスタ92にはリードコマンドにより指示されたヘッド番号HHとシリンダアドレスCCが格納される。選択手段としての復調

切換テーブル94には、ヘッド番号HHとシリンダアドレスCCで指定される2次元アドレスをエントリとしてPR4等化器30の選択情報「PR4」とEPR4等化器32の選択情報「EPR4」が予め登録されている。

【0038】したがって、アクセスレジスタ92にセットされたヘッド番号HHとシリンダアドレスCCの2次元アドレスで復調切換テーブル94を検索することで、出力レジスタ96にそのときの選択情報PR4またはEPR4を得ることができる。出力レジスタ96の選択情報は切換指示部98に与えられ、切換回路34によりPR4等化器30とEPR4等化器32のいずれか一方の使用に切り換え、またAGC切換回路24により、等化済み読取波形の制御ポイントをPR4またはEPR4に応じて切り換える。

【0039】更に、入力レジスタ100にはアクセスレジスタ92のヘッド番号HHとシリンダアドレスCCに加え、復調切換テーブル94より読み出した復調選択情報PR4またはEPR4がセットされる。入力レジスタ100は、ヘッド番号HH、シリンダアドレスCCおよび復調選択情報の3つのアドレスをエントリとしたフィルタ定数テーブル102を検索する。

【0040】フィルタ定数テーブル102には、各エントリごとに図2の低域フィルタ26にセットするカットオフ周波数FcとブーストFbの値が予め登録されている。このため、入力レジスタ100にセットされたアドレスによるフィルタ定数テーブル100の検索で出力レジスタ104にヘッド番号HH、シリンダアドレスCCおよび復調選択情報PR4またはEPR4に対応したフィルタ定数を読み出し、パラメータ設定回路28により図2の低域フィルタ26にセットして、フィルタ特性を切り換える。

【0041】次に図2のPR4等化器30とEPR4等化器32の切換えに使用する図3の復調切換テーブル24の作成の仕方を説明する。本願発明者によれば、同一ヘッドで同一ディスク媒体の同一シリンダアドレスを復調した場合、PR4等化器30による復調とEPR4等化器32による復調とでは、所定のエラーレートを得るための所要S/N比に違いが出ることが確認されている。これは実際の磁気変換系のパーシャル・レスポンスが予め想定したPR4やEPR4と完全に一致しないことに起因している。

【0042】即ち、PR4やEPR4における符号間干渉が正確にヘッドによる読取波形に現われず、ある程度のずれが生ずることに起因している。そこで本発明にあっては、ヘッドによる孤立波形の読取信号の半値幅W50と信号のサンプリング周期Tとの比で与えられる規格化線密度Kについて、最尤復号後に一定のビット誤り率（エラーレート）を得るために必要なMRヘッド読取信号のS/N比である所要S/N比を測定したところ、図4に示す結果が一例として得られている。

【0043】図4にあっては、横軸に規格化線密度Kを表わし、縦軸に所要S/N比を表わしている。実線の特  
性曲線80がPR4等化器30を使用した場合であり、  
破線の特性曲線82がEPR4等化器32を使用した場  
合である。規格化線密度Kが小さい段階では、特性曲線  
80によるPR4等化器30の方が所要S/N比が低く  
なり、EPR4等化器32の方が所要S/N比が高くな  
っている。

【0044】この状態から規格化線密度Kが増加してく  
ると、両者の差は縮まり、点84に対応した $K=\alpha$  ( $\alpha$   
=約1.3程度)を過ぎると逆転するようになる。そし  
て、規格化線密度Kが更に増加してくると、EPR4等  
化器32の特性曲線82の所要S/N比がPR4等化器  
30の特性曲線80を下回り、その度合は規格化線密度  
Kが増加するほど広がるようになる。

【0045】この図4の特性から明らかなように、ヘッ  
ド読取信号の規格化線密度Kの値によって所要S/N比  
がPR4復調方式とEPR4復調方式で異なることか  
ら、所要S/N比が小さくなるほうの復調回路に切り換  
えるようにする。図5は、磁気ディスク媒体の全シリ  
ンダについてサンプリング周期Tが一定となる定角速度記  
録(CAVR)におけるPR4とEPR4の選択の仕方  
を図4の特性に基づいて表わしている。

【0046】まず磁気ディスクの全シリンダを対象に孤  
立波形を書き込んだ後に読出して、孤立波形の半値幅W  
50を測定する。この半値幅W50の測定結果は特性曲線8  
6のようになる。即ち、孤立波形の半値幅は周速度の低  
いインナー側で大きく、周速度が高くなるアウター側に  
向かうほど低下する。ここでサンプリング周期Tは全シリ  
ンダにつき一定であることから、規格化線密度Kは特  
性曲線86の半値幅W50をサンプリング周期Tで割った  
値となり、その結果、特性曲線88のように半値幅W50  
の特性曲線86を平行移動したものとなる。

【0047】そこで図4の特性において、PR4による  
所要S/NとEPR4による所要S/Nが逆転する点8  
4の規格化線密度 $K=\alpha$ となるシリンダ位置を規格化線  
密度の特性曲線88について求めると、点85で与えら  
れるシリンダ番号 $CC=\beta$ が得られる。したがって、図  
3で使用する復調切換テーブル94の最も簡単な内容と  
しては、ヘッド番号HHは無視し、シリンダアドレス  
CCのみを図5から求めた点84のシリンダ番号 $CC=\beta$   
と比較し、 $\beta$ よりアウター側のシリンダアドレスであ  
ればPR4等化器30の選択情報「PR4」を格納し、  
シリンダ番号 $CC=\beta$ よりインナー側であればEPR4  
等化器32の選択情報「EPR4」を一律に格納した復  
調切換テーブル94を作成すればよい。

【0048】しかしながら、図4および図5の各特性は  
ヘッドが異なると別の特性になる可能性があり、したが  
って図5のような単純に2つに分けた復調切換テーブル  
94とするよりは、例えば図6のようにヘッド番号とシ

リンダゾーン番号の2次元アドレスで指定されるPR4  
とEPR4の選択情報を格納した復調切換テーブル94  
とすることが望ましい。

【0049】図6の復調切換テーブル94にあっては、  
シリンダアドレスを所定シリンダ数単位にゾーン番号Z  
1~Zmで示すmゾーンに分けており、各ゾーンにおい  
て、ヘッド番号HH1~HH4ごとに復調選択情報EPR  
4またはPR4を格納している。復調選択情報PR4  
を格納するかEPR4を格納するかは、例えばゾーン番  
号Z1を例にとると、ゾーン番号Z1の例えば中央のシリ  
ンダにヘッドを位置決めして孤立波形を読み取って半  
値幅W50を求め、この測定した半値幅W50をサンプリ  
ング周期Tで割って求めた規格化線密度Kにより図4を参  
照し、所要S/N比の低い方の特性に基づいてPR4ま  
たはEPR4の選択情報を格納する。この結果、ヘッド  
番号ごとにPR4等化器30とEPR4等化器32を切  
り換えるゾーン番号が固有のものとなり、よりきめ細や  
かな復調切換えが可能となる。

【0050】図7は定密度記録(CDR)に使用する復  
調切换テーブルを作成するためのパラメータの一覧を示  
している。定密度記録の磁気ディスク媒体にあっては、  
例えばゾーン番号Z1~Zmのmゾーンに分割し、各ゾ  
ーンごとに固有のクロック周期T1~Tmを決めてい  
る。クロック周期T1~Tmは最アウターのゾーン番号  
Z1のクロック周期T1が最小であり、最インナーのゾ  
ーン番号Zmのクロック周期Tmが最大となる。

【0051】そして各ゾーン番号Z1~Zmについて、  
代表シリンダもしくは複数シリンダの平均値などにより  
ヘッド読取波形の半値幅W1~Wmを測定する。そして  
半値幅W1~Wmをそれぞれのゾーンにおけるクロック  
周期T1~Tmで割って、規格化線密度K1~Kmを求  
める。このようにして規格化線密度K1~Kmをゾー  
ンごとに求めたならば、規格化線密度K1~Kmにより図  
4の特性を参照し、特性曲線80、82のうち所要S/  
N比の小さい方の特性曲線を与えるPR4またはEPR  
4を選択情報として獲得し、図6と同様なシリンダゾ  
ーン番号Z1~Zmとヘッド番号HH1~HH4の2次元  
アドレスで決まる位置に、求めた復調選択情報PR4ま  
たはEPR4を格納する。

【0052】これ以外の復調切換テーブル94の作成方  
法としては、ディスク媒体の全シリンダにエラーレート  
測定用のパターンを予め記録し、続いてヘッド番号とシリ  
ンダアドレスを順次指定しながらヘッド読取波形をP  
R4等化器30とEPR4等化器32で切り換えなが  
ら、それぞれにおける最尤検出回路36のエラーレート  
を測定し、エラーレートの低い方の等化器の選択情報を  
格納すればよい。

【0053】また、復調切換テーブルを使用せずにPR  
4等化器30とEPR4等化器32を切り換えることも  
できる。即ち、通常状態にあっては固定的にPR4等化

10

20

30

40

50



器 3 0 に切り換えており、この状態でもしリードエラーが発生したならば、E P R 4 等化器 3 2 に切り換えてリカバリする方法である。このようなリードエラーに対するリカバリ方法として使用する場合には、復調切替テーブル 9 4 は必要ない。

【 0 0 5 4 】次に、図 2 の P R 4 等化器 3 0 と E P R 4 等化器 3 2 の切換えに伴う切換回路 2 4 による自動利得制御回路 2 2 の切換えと、切換回路 4 2 による V F O 回路 4 0 の切換えを説明する。図 8 は P R 4 等化が施された理想的な孤立読取波形であり、図 9 は E P R 4 等化が施された同じく理想的な孤立読取波形である。図 8 の P R 等化波形にあっては、ピーク波形の両側の点 6 8 と 7 0 がサンプリング点となるように波形 6 6 の等化、即ち

( 1 + D ) 等化が行われる。通常、P R 4 等化器 3 0 には前段に低域フィルタ 2 6 による事前等化が組み合わされており、低域フィルタ 2 6 により図 8 の波形 6 6 に近くなるような事前等化を行った後、P R 4 等化器 3 0 による等化が行われる。

【 0 0 5 5 】同様に図 9 の E P R 等化についても、前段の低域フィルタ 2 6 で等化波形 7 2 に近くなるように事前等化を行った後、E P R 4 等化器 3 2 による等化で点 7 4、7 6、7 8 がサンプリング点にくるように波形 7 2 の等化が行われる。自動利得制御回路 2 2 による等化波形の制御点は、図 8 の P R 等化波形 6 6 の場合、サンプリング点 6 8、7 0 である。これに対し図 9 の E P R 等化波形 7 2 の場合には、ピークのサンプリング点 7 6 となる。

【 0 0 5 6 】一方、V F O 回路 4 0 によるタイミング制御のためのタイミング抽出点は、図 8 の P R 等化波形 6 6 の場合は、サンプリング点 6 8 と 7 0 の間隔が図示のクロック信号のクロック周期となるように P L L 回路を動作する。即ち、サンプリング点 6 8 の電圧レベルとサンプリング点 7 0 の電圧レベルを比較し、両者のレベル差を零とするように P L L 回路の動作が行われる。

【 0 0 5 7 】これに対し図 9 の E P R 波形 7 2 については、サンプリング点 7 4 と 7 8 の間隔が図示のクロック信号の周期となるように P L L 動作を行う。即ち、サンプリング点 7 4 とサンプリング点 7 8 の電圧レベルの差を零とするように P L L 動作が行われることになる。図 1 0 は、図 2 の実施例におけるリード動作のフローチャートである。

【 0 0 5 8 】図 1 0 において、まずステップ S 1 で、上位装置から発行されたリードコマンドを解析し、ステップ S 2 で、ヘッド番号 H H およびシリンダアドレス C C を認識し、図示しないサーボ制御部によるボイスコイルモータの駆動でアクチュエータを駆動して、ヘッドを指定されたシリンダアドレスに移動させるシーク動作を、ステップ S 3 で起動する。

【 0 0 5 9 】このシーク動作中にステップ S 4 で、ヘッド番号 H H およびシリンダアドレス C C に基づいた復調

切替テーブル 9 4 の参照で P R 4 等化器 3 0 または E P R 4 等化器 3 2 を切換え選択する。続いてステップ S 5 で、そのとき選択した P R 4 等化器 3 0 または E P R 4 等化器 3 2 に対応し、パラメータ設定回路 2 8 によるフィルタ定数の切換え、自動利得制御回路 2 2 に対する制御点の切換え、V F O 回路 4 0 に対するタイミング抽出点の切換えを行う。

【 0 0 6 0 】以上の切換えが済むと、ステップ S 6 でシーク完了を待っており、シーク完了を判別すると、ステップ S 7 でリード動作を行う。このリード動作で正常にリードデータが得られれば、エラー発生なしとして正常終了する。もしステップ S 8 でエラー発生が判別されると、ステップ S 9 でリトライ動作を行う。このリトライ動作についても、ステップ S 1 0 でエラー発生の有無をチェックし、再度エラーが発生すれば、ステップ S 1 1 で、リトライ回数が所定の n 回に達したか否かチェックし、リトライ回数が n 回であればステップ S 1 2 に進む。

【 0 0 6 1 】ステップ S 1 2 にあっては、現在 P R 4 等化器 3 0 に切り換わっているか否かチェックし、現在 P R 4 等化器 3 0 に切り換わっていれば、ステップ S 1 3 で E P R 4 等化器 3 2 に切り換える。勿論、E P R 4 等化器 3 2 への切換えに伴い、パラメータ設定回路 2 8、自動利得制御回路 2 2 および V F O 回路 4 0 の切換えも同時に行われる。

【 0 0 6 2 】またステップ S 1 2 で現在 P R 4 等化器 3 0 でなければ、E P R 等化器 3 2 に切り換わっていることから、ステップ S 1 4 で、P R 4 等化器 3 0 に切り換える。この場合も、自動利得制御回路 2 2、パラメータ設定回路 2 8 および V F O 回路 4 0 についても、P R 4 等化器 3 0 に対応した状態に切り換える。このステップ S 1 3 またはステップ S 1 4 による復調切換え後、ステップ S 1 5 で再度リトライ動作を行う。もしリードエラーが、復調回路の選択が適切でないことにより起きていたとすると、ステップ S 1 3 または S 1 4 による復調切換えで所要 S / N 比が改善され、ステップ S 1 6 で、リトライ動作についてエラーが起きず、正常終了となる。

【 0 0 6 3 】ステップ S 1 5 の復調切換え後のリトライ動作についても、ステップ S 1 6 でエラー発生が判別された場合には、ステップ S 1 7 で n 回のリトライ動作が判別されるまで、ステップ S 1 5 のリトライ動作を繰り返し、それでもエラーが回復できない場合には異常終了とする。図 1 1 のフローチャートは、本発明によるリード動作の実施例であり、セットアップ時に P R 4 等化器 3 0 を固定的に選択しておき、リードエラーの発生時に E P R 4 等化器 3 2 に切換えてリカバリすることを特徴とする。

【 0 0 6 4 】まずステップ S 1 でリードコマンドを解析し、ステップ S 2 でヘッド番号とシリンダアドレスを認識し、ステップ S 3 でシーク動作を開始する。シーク中

10

20

30

40

50

のステップ S 3 ではテーブル参照により低域通過フィルタ 2 6 に最適なフィルタ定数を設定する。このとき復調回路は、PR 4 等化器 3 0 に切換られている。ステップ 5 でイークが完了すると、ステップ S 6 でリード動作を行うが、リード動作につきステップ S 7 でエラー発生が判別されると、ステップ S 8 ~ S 1 0 で n 下位のリトライを行い、それでもエラーが回復しない場合は、ステップ S 1 1 で EPR 4 等化器 3 2 に切換える。そして、EPR 4 等化器 3 2 の切換状態でステップ 1 2 ~ S 1 4 でリトライを行い、エラー回復を図る。

【0065】図 1 2 は本発明のディスク装置の他の実施例を示したブロック図であり、この実施例にあっては、リード系の復調回路に EPR 4 等化器（第 2 等化器）3 2 と EEPR 4 等化器（第 3 等化器）4 6 を設けて、エラーレートが低くなる方に切り換えて復調するようにしたことを特徴とする。EPR 4 等化器 3 2 は磁気変換系を拡張パーシャル・レスポンス・クラス 4 と見做して  $(1+D)^1$  の等化を行っている。これに対し EEPR 4 等化器 4 6 はパーシャル・レスポンス系を  $m=3$  とした場合であり、この場合の変換多項式は  $H(D) = (1-D)(1+D)^3$  となる。したがって、EEPR 4 等化器 4 6 は  $(1+D)^3$  等化を行うことになる。

【0066】この場合にも EPR 4 等化器 3 2 および EEPR 4 等化器 4 6 の等化出力は  $(1-D)$  のパーシャル・レスポンス系となり、最尤検出回路 3 6 は  $(1-D)$  のパーシャル・レスポンス系の最尤ビタビアルゴリズムでよい。また最尤検出回路 3 6 に続いて設けた PLL デコーダ回路としては、この実施例にあっては、1/7 RLL デコーダ回路 6 2 を組み合わせている。この 1/7 RLL デコーダ回路 6 2 は、ライト系の変調回路に設けた 1/7 RLL エンコーダ回路 6 4 に対応している。

【0067】更に、パラメータ設定回路 2 8、自動利得制御回路 2 2 および VFO 回路 4 0 についても、EPR 4 等化器 3 2 と EEPR 4 等化器 4 6 のそれぞれの理想等化波形に対応したサンプリング点、AGC 制御点およびタイミング抽出点の切換機能が設けられる。EEPR 4 等化波形は図 9 の PR 4 等化波形 7 2 のサンプリング点 7 4 と 7 8 を含めてその間に 4 つのサンプリング点を設定するようになる。

【0068】尚、図 1 1 の実施例にあっては、EPR 4 と EEPR 4 による最尤検出の復調に 1/7 RLL 符号を組み合わせているが、この他に EPR 4 と EEPR 4 の最尤検出による復号に 2/7 RLL 符号を組み合わせることもできる。勿論、これ以外の RLL 符号を適宜に組み合わせてもよい。また上記の実施例は、PR 4 ML と EPR 4 ML について、等化器による  $(1+D)$  等化と  $(1+D_1)$  等化を切換え、最尤検出回路は  $(1-D)$  の折畳み符号を復元する共通回路としているが、等

化器を使用せずに、 $(1-D^1)$  の折畳み符号を直接復号する PR 4 最尤検出回路と、 $(1+D-D^1+D^3)$  の折畳み符号を直接復号する EPR 4 最尤検出回路を設け、これらを切換えるようにしてもよい。

【0069】また上記の実施例は、PR 4 と EPR 4、また EPR 4 と EEPR 4 の等化を例にとっているが、拡張の度合、及びパーシャル・レスポンスのクラスについては、必要に応じて適宜の組合せができる。更に、3 つ以上の等化手段を設けて最適な等化手段を選択するようにしてもよい。更にまた、本発明は実施例に示した数値による限定は受けない。

【0070】

【発明の効果】以上説明してきたように本発明によれば、複数の等化手段を設け、ヘッドの読取波形の特性に応じてエラーレートを低くできる最適な方の等化手段を選択することで、所要 S/N 比をより低くした復調が実現でき、高速化および高密度化されたディスク装置のエラーレートの向上に大きく寄与する。

【0071】また、リードエラーが発生したときのリカバリーのために異なったパーシャル・レスポンス系の復調に切り換えることで、従来、救済できなかったエラーをリカバリーでき、装置の信頼性を大きく向上できる。

【図面の簡単な説明】

【図 1】本発明の原理説明図

【図 2】PR 4 復調と EPR 4 復調を切り換える本発明の実施例を示したブロック図

【図 3】図 2 の MPU で実現される PR 4 と EPR 4 の復調切換機能のブロック図

【図 4】規格化線密度に対する所要 S/N 比の関係を PR 4 復調と EPR 4 復調について示した特性図

【図 5】クロック周期が一定となる CVAR でのシリンダ番号に対する半値幅と規格化線密度の関係を示した特性図

【図 6】図 5 の特性図に基づく復調切換テーブルの説明図

【図 7】定密度記録 (CDR) におけるシリンダゾーン番号、クロック周期、半値幅及び規格化線密度の関係を示した説明図

【図 8】PR 4 の等化済み読取波形におけるサンプリング点、AGC 制御点、タイミング制御抽出点の説明図

【図 9】EPR 4 の等化済み読取波形におけるサンプリング点、AGC 制御点、タイミング制御抽出点の説明図

【図 10】本発明の処理動作を示したフローチャート

【図 11】本発明の処理動作の他の実施例を示したフローチャート

【図 12】EPR 4 復調と EEPR 4 復調を切り換える本発明の実施例を示したブロック図

【符号の説明】

10-1~10-4: 複合型ヘッド

12-1~12-4: MRヘッド (リードヘッド)

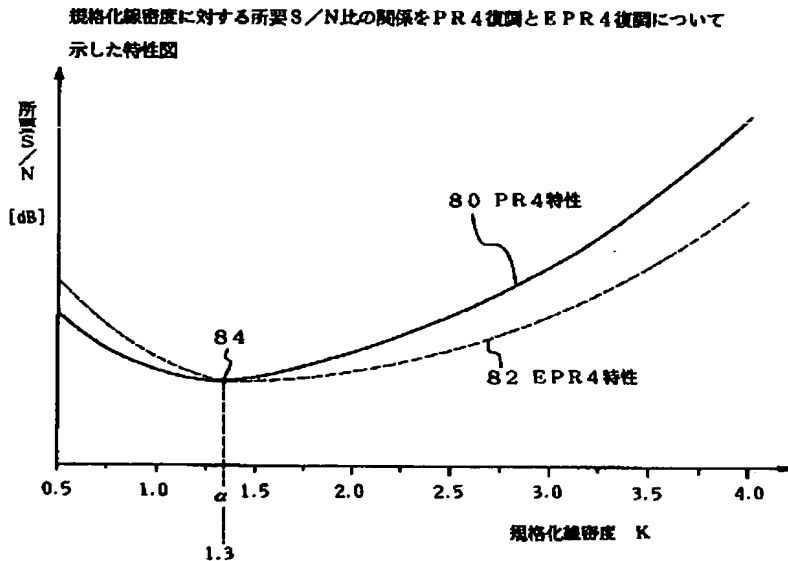
17

18

14-1~14-4: ライトヘッド  
 16: ヘッドIC回路  
 18: 固定利得増幅器  
 20: 自動利得制御増幅器  
 22: 自動利得制御回路  
 24: AGC用切換回路  
 26: 低域通過フィルタ  
 28: パラメータ設定回路  
 30: PR4等化器(第1等化手段)  
 32: EPR4等化器(第2等化手段)  
 34: PR4/EPR4切換回路  
 36: 最尤検出回路(復号手段)  
 38: RLLデコーダ回路  
 40: VFO回路(タイミング制御回路)  
 42: VFO切換回路

44: シリアル/パラレル変換回路  
 48: MPU(選択手段)  
 50: メモリ  
 52: RLLエンコーダ回路  
 54: プリコーダ回路  
 56: ライトプリコンペンセート回路  
 58: ライトFF回路  
 60: ライトドライバ回路  
 92: アクセスレジスタ  
 10 94: 復調切換テーブル(選択情報登録部)  
 96, 104: 出力レジスタ  
 98: 切換指示部  
 100: 入力レジスタ  
 102: フィルタ定数テーブル

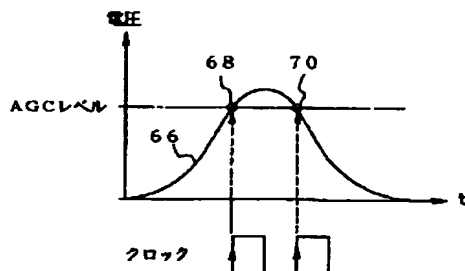
【図4】



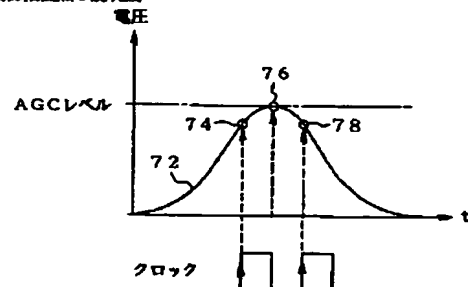
【図8】

【図9】

PR4の等化済み信号波形におけるサンプリング点、AGC制御点、タイミング制御抽出点の説明図



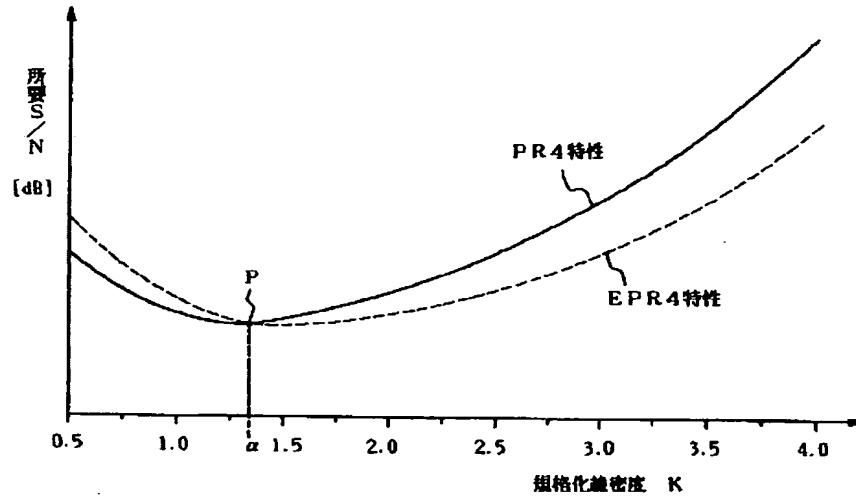
EPR4の等化済み信号波形におけるサンプリング点、AGC制御点、タイミング制御抽出点の説明図



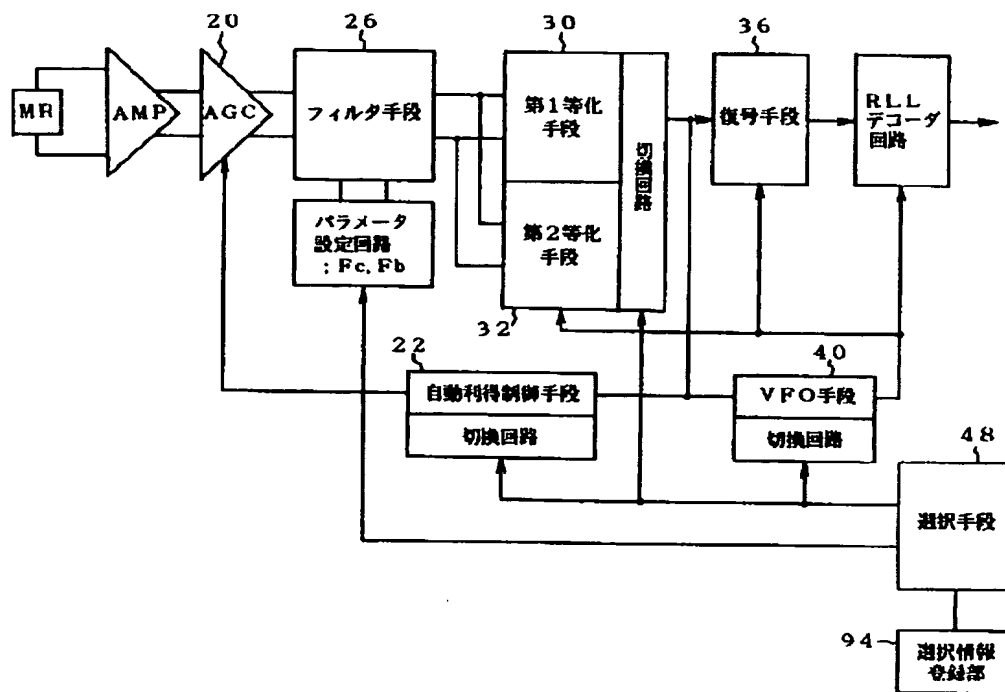
【 図 1 】

本発明の原理説明図

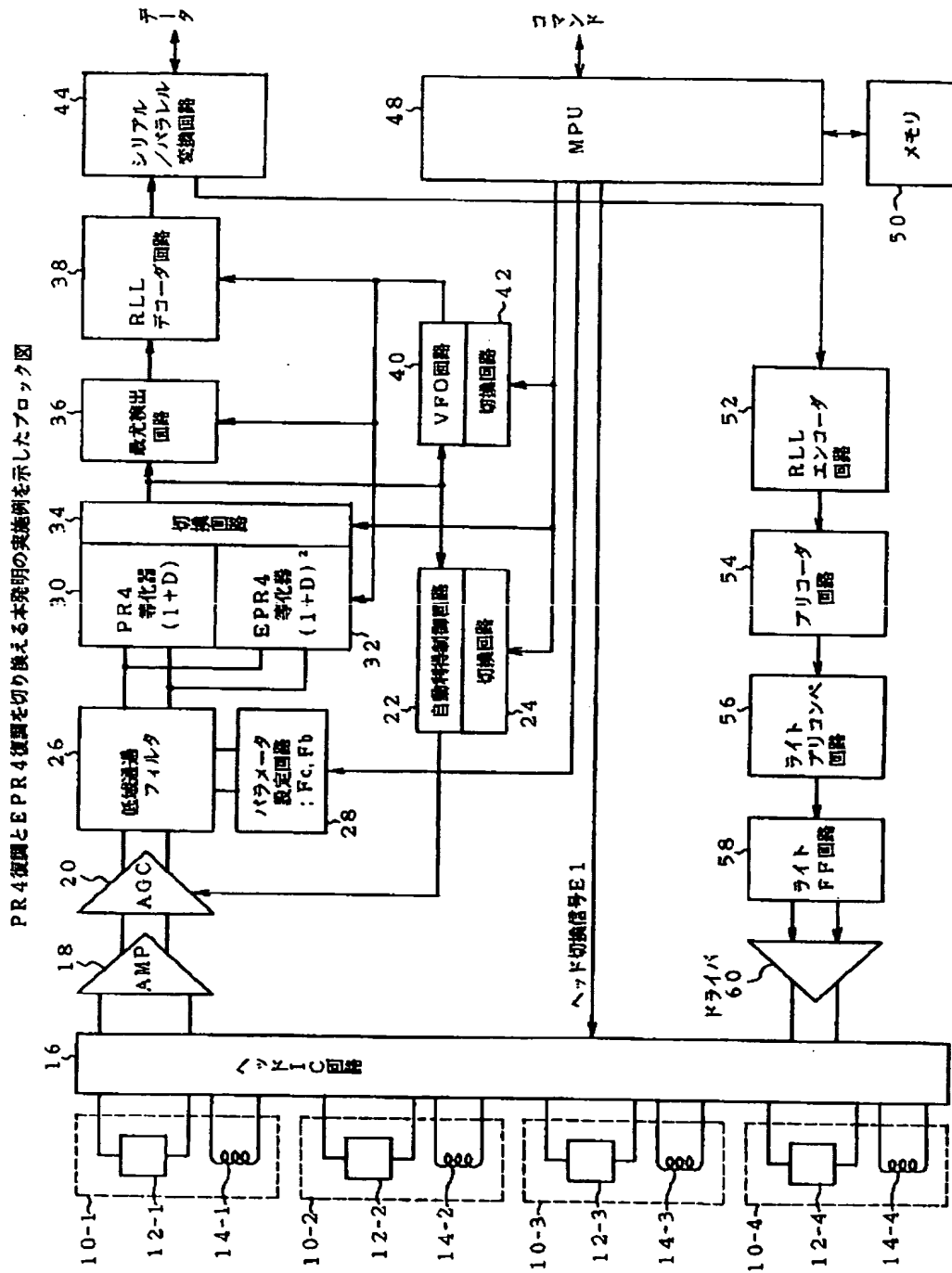
( A )



( B )

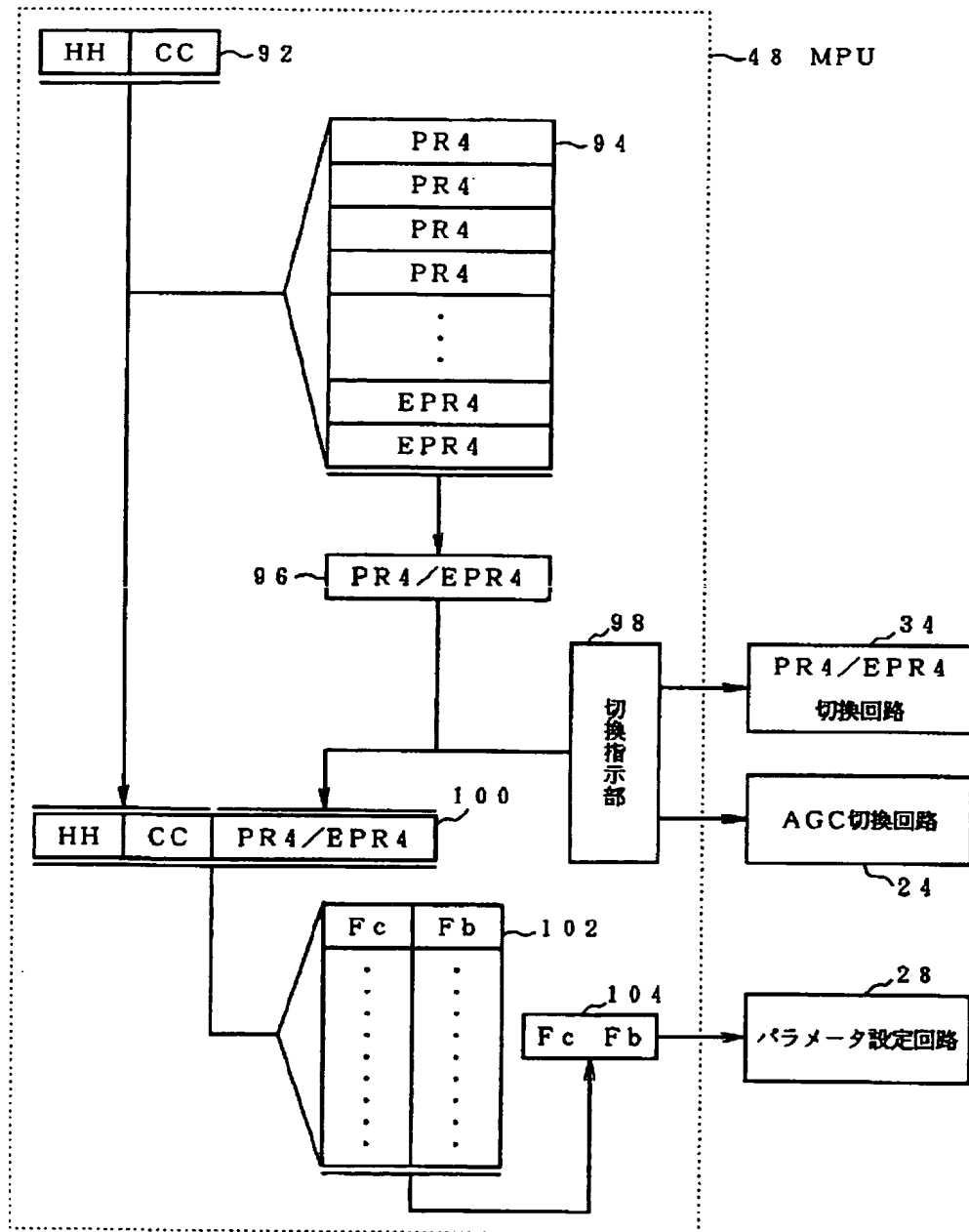


【図 2】

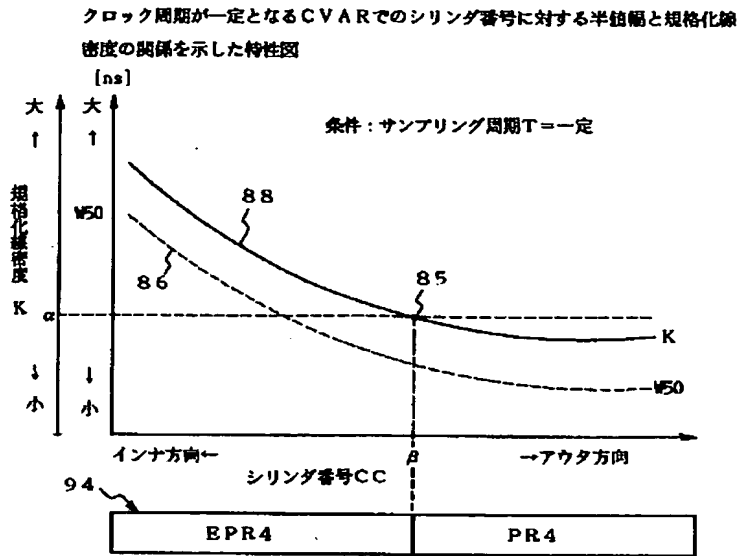


【図 3】

図 2 の MPU で実現される PR 4 と EPR 4 の復調切換機能のブロック図



【図 5】



【図 6】

図5の特性図に基づく復調切替テーブルの説明図

94

ヘッド番号 シリンダゾーン番号	HH1	HH2	HH3	HH4
Z1	PR4	PR4	PR4	PR4
Z2	PR4	PR4	PR4	PR4
Z3	PR4	PR4	PR4	PR4
Z4	PR4	PR4	PR4	EPR4
Z5	PR4	EPR4	PR4	EPR4
Z6	EPR4	EPR4	EPR4	EPR4
Z7	EPR4	EPR4	EPR4	EPR4
⋮	⋮	⋮	⋮	⋮
Zm-1	EPR4	EPR4	EPR4	EPR4
Zm	EPR4	EPR4	EPR4	EPR4

↑ アウタ

↓ インナ

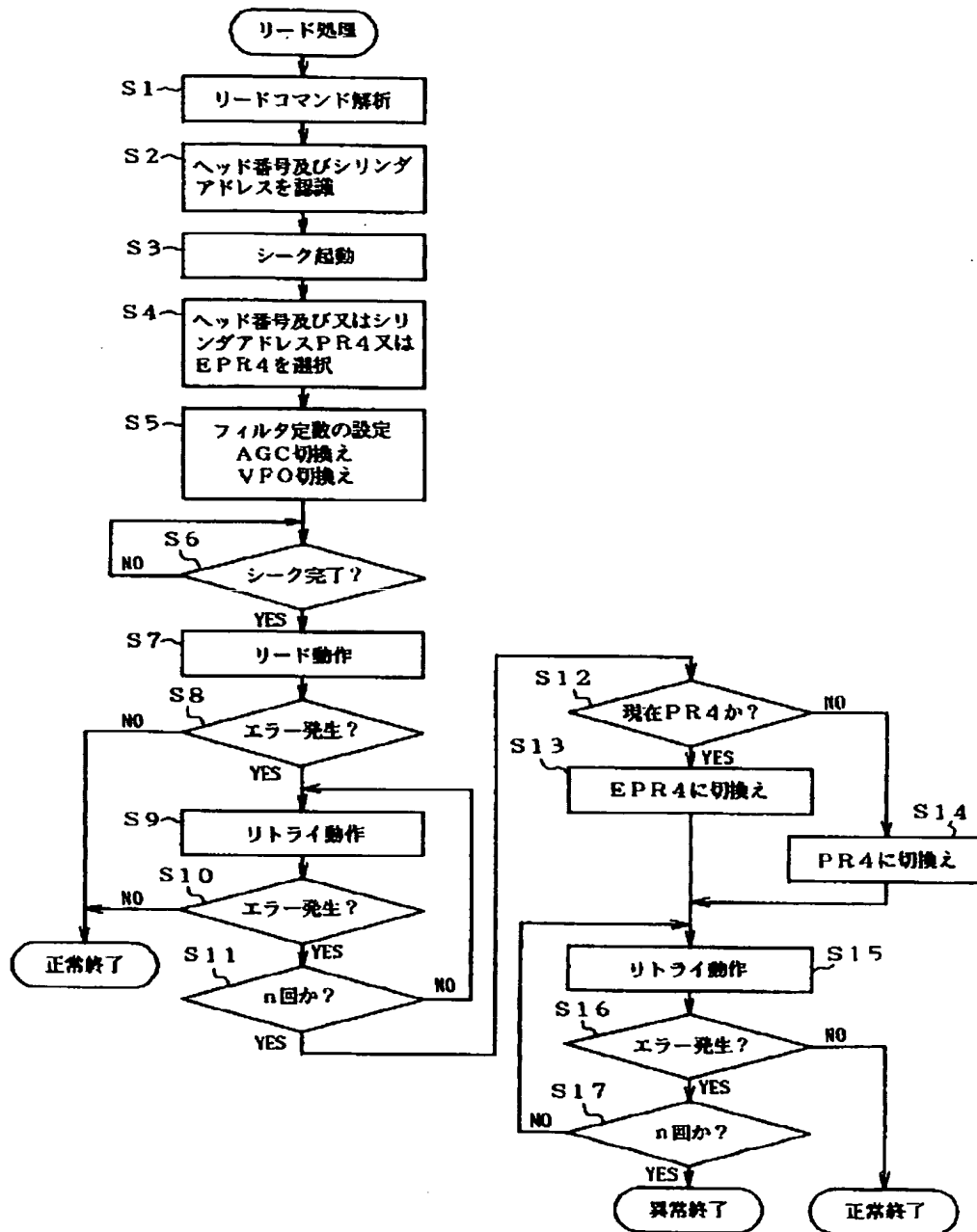
【図 7】

定密度記録 (CDR) におけるシリンダゾーン番号、クロック周期、半値幅及び規格化線密度の関係を示した説明図

	ゾーン番号	クロック周期	半値幅	規格化線密度
↑ アウタ	Z1	T1	W1	K1
	Z2	T2	W2	K2
	Z3	T3	W3	K3
	Z4	T4	W4	K4
	Z5	T5	W5	K5
	Z6	T6	W6	K6
	Z7	T7	W7	K7
↓ インナ	⋮	⋮	⋮	⋮
	⋮	⋮	⋮	⋮
	⋮	⋮	⋮	⋮
	⋮	⋮	⋮	⋮
	⋮	⋮	⋮	⋮
	⋮	⋮	⋮	⋮
	⋮	⋮	⋮	⋮
	Zm-1	Tm-1	Wm-1	Km-1
	Zm	Tm	Wm	Km

【図 10】

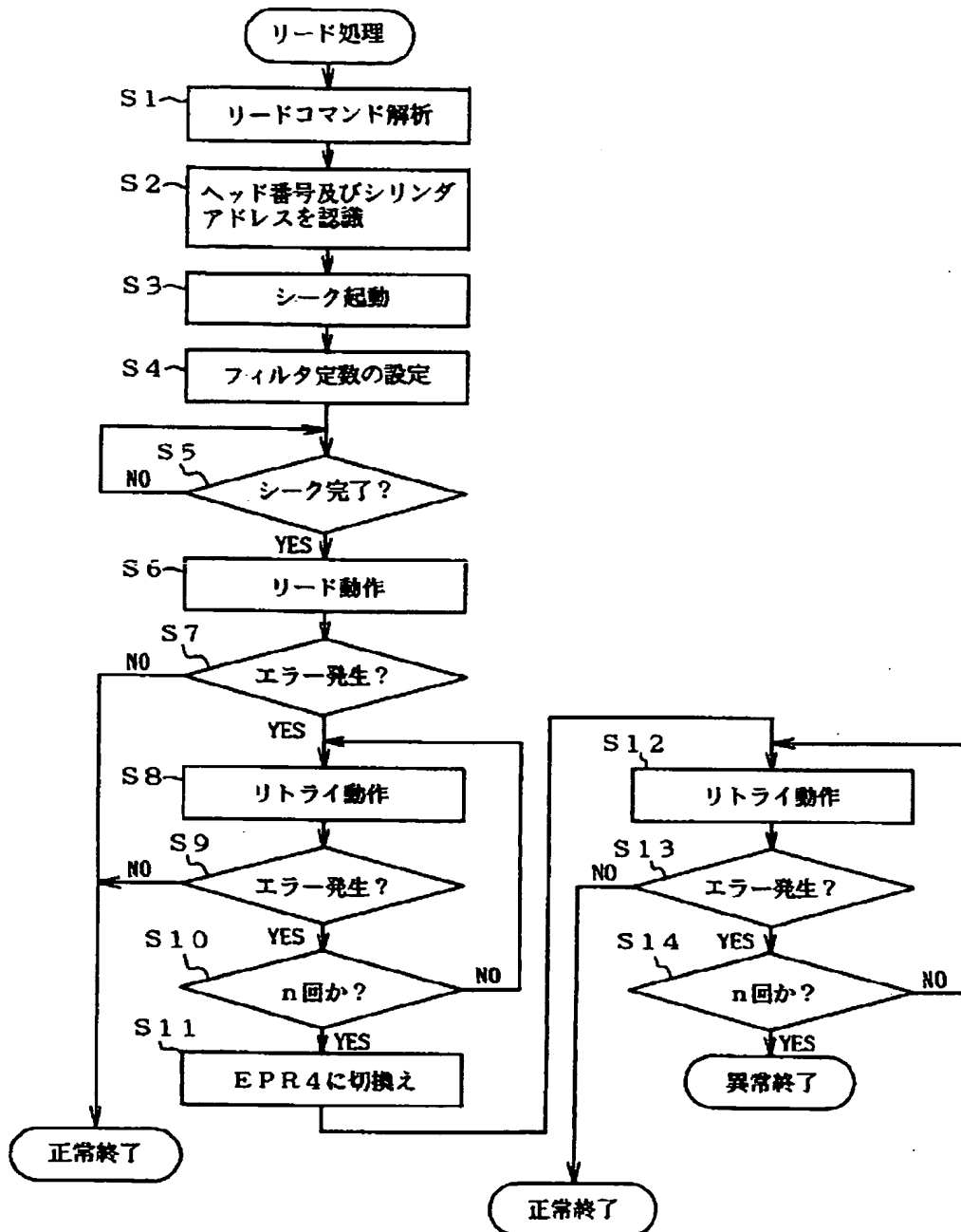
本発明の処理動作を示したフローチャート





【図 11】

本発明の処理動作の他の実施例を示したフローチャート



【図 12】

